

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-244814

(P2001-244814A)

(43)公開日 平成13年9月7日(2001.9.7)

(51)Int.Cl.<sup>7</sup>

H 03 M 1/12  
A 61 B 6/03  
G 01 T 1/17

識別記号

350

F I

H 03 M 1/12  
A 61 B 6/03  
G 01 T 1/17

デマコト(参考)

C 2 G 0 8 8  
3 5 0 D 4 C 0 9 3  
G 5 J 0 2 2

審査請求 未請求 請求項の数2 OL (全9頁)

(21)出願番号

特願2000-51693(P2000-51693)

(22)出願日

平成12年2月28日(2000.2.28)

(71)出願人 000001993

株式会社島津製作所

京都市中京区西ノ京桑原町1番地

(72)発明者 大井 淳一

京都市中京区西ノ京桑原町1番地 株式会社島津製作所内

(74)代理人 100093056

弁理士 杉谷 勉

Fターム(参考) 2G088 EE02 FF02 GG20 JJ04 JJ05

KK01 KK05 KK06

4C093 AA22 CA32 FA34 FA43 FA52

FC03 FD01 FD11

5J022 AA01 AA02 BA01 BA05 BA10

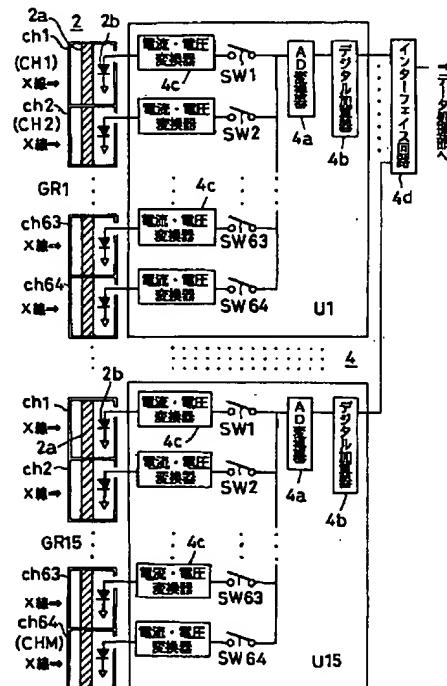
CF02 CF05 CF07 CF10 CG01

(54)【発明の名称】 多チャンネル型検出器のデータ収集システム

(57)【要約】

【課題】データ収集能力に優れたシステムを安価に構築する。

【解決手段】この発明のデータ収集システムは、近接する複数個でひとつのグループとなるように全チャンネルを区分してグループ化した各グループGR1～GR15毎にAD変換器4aを各1個設けて同時並行処理するセミ分散方式のシステムであって、AD変換器4aの数がチャンネルグループ数だけで済み、またAD変換処理の同時分担でAD変換器4aひとつ当たりの処理負担が軽減される上にディジタル加算器4bによる各チャンネルch1～ch64別の加算処理により精度向上が見込めるという構成を備えているので、チャンネル総数より遙かに少ない数の低価格のAD変換器を使って高精度・高速のデータ収集が行えるシステムを安価に実現できる。



1

2

## 【特許請求の範囲】

【請求項1】検出用のチャンネルが多数個配備されてなる多チャンネル型検出器の各チャンネル毎のアナログ信号をデジタル信号に変換してデータとして収集するよう構成されたデータ収集システムにおいて、近接する複数個のチャンネルで一つのチャンネルグループをなすようにして全チャンネルが複数個のグループに区分されることにより予め設定された各チャンネルグループ毎に、各チャンネルのアナログ信号を順次AD変換処理してゆくAD変換器と、AD変換されたデジタル信号を各チャンネル別に複数回加算処理する信号加算器とがそれぞれ設けられているとともに、各チャンネルグループによるAD変換処理及びデジタル信号の加算処理は同時並行的に進行するよう構成されていることを特徴とする多チャンネル型検出器のデータ収集システム。

【請求項2】請求項1に記載の多チャンネル型検出器のデータ収集システムにおいて、多チャンネル型検出器は一次元アレイ配列で配備されたチャンネルを有しており、各チャンネルグループには一次元アレイ配列のチャンネルから一次元配列ラインに沿って数字順に並んでおりN個のチャンネル1～Nが順番に割りつけられているとともに、各チャンネルグループについてのAD変換処理が、

Nが奇数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2-0.5), チャンネル(N/2+0.5)の順序で実行され、

Nが偶数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2), チャンネル(N/2+1)の順序で実行される構成となっている多チャンネル型検出器のデータ収集システム。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、多チャンネル型検出器の各チャンネルのアナログ信号をデジタル信号に変換してデータとして収集するデータ収集システム（通常、「DAS=Data Acquisition System」と称される）に係り、特にデータ収集能力に優れたシステムを安価に構築するための技術に関する。

## 【0002】

【従来の技術】図7は従来の医療用X線CT装置用のデータ収集システム（適宜「DAS」と略記）の構成を示すブロック図である。図7のDASは、X線CT撮影対象の被検体（図示省略）を透過したX線を検出する多チャンネル型X線検出器91の各チャンネルCH1～CHMのアナログ信号が電流・電圧変換器92で電圧に変換されてアナログスイッチ93により順番にAGCアンプ（自動利得増幅器）94に送られて適当に増幅された後、サンプルホールド回路95で一定時間保持されてい

る間にAD変換器96によりデジタル信号に変換されるとともに、このデジタル信号が後段のデータ前処理部へ送られることでデータの収集が行われる完全集中方式のシステムである。

【0003】すなわち、図7のDASの多チャンネル型X線検出器91にはX線を光に変換するシンチレータ91aとシンチレータ91aに生じる変換光を電流に変換するフォトダイオード91bを有するX線検出用のチャンネルCH1～CHMが1000個ほど配備されており、各チャンネルCH1～CHMのフォトダイオード91bの出力電流がアナログ信号として各電流・電圧変換器92へ送り出されることになる。また、各アナログスイッチ93がチャンネルCH1～CHMと対応付けられて切換え制御（オン・オフ制御）されることにより、各チャンネルCH1～CHMのアナログ信号が順次デジタル信号に変換されることになる。

【0004】一方、図7のDASにおいては、10<sup>6</sup>程にもなる大きなダイナミックレンジに対処する必要があるとともに、1000個前後の極めて多いチャンネルの信号を個々に短時間で処理する必要があるので、具体的には20ビットの精度と1チャンネル当たりの変換レート1～2kHzの速度とに対処できなければならぬ。そのためにはAD変換器96として、精度が高くて処理速度が速い変換器が用いられる。具体的にはサブ・レンジング方式で逐次比較型のハイブリッド（混成集積）タイプのAD変換器が使われる。

【0005】また、図8は従来の他のDASの構成を示すブロック図である。図8のDASは、各チャンネルCH1～CHM毎に1個ずつAD変換器97が設けられているとともに、信号収集タイミング制御用のインターフェース回路98を経由してデジタル信号が順に後段のデータ前処理部に送られるよう構成されている他は、先のDASと実質的に同一の構成となっている完全分散方式のシステムである。このDASの場合は、AGCアンプが無くなり、精度が高くて処理速度の速い20ビット精度のデルタシグマAD変換器などが使われる。

## 【0006】

【発明が解決しようとする課題】しかしながら、上記従来の両DASの場合、どちらも高価なシステムであるという問題がある。前者の完全集中方式のDASは、AD変換器は1個でも、サブ・レンジング方式で逐次比較型のハイブリッドタイプのAD変換器が非常に高価格であるので、どうしてもシステムは高価になる。

【0007】また完全集中方式のDASは、極めて多数のチャンネルの処理を1個のAD変換器で受け持つことにより生じる幾つかの問題があつて、実用性が十分とは言えない。つまり、極めて多数のチャンネルのアナログ信号を1ヶ所に集めるので、配線が長くなつてノイズが乗り易いという問題が生じるのに加えて、AGCアンプのゲイン切換えに伴つてゲイン・リニヤリティが低下す

るという問題がある。ノイズやゲイン・リニヤリティの低下は、X線CT装置の場合にはX線CT画像の画質の低下を引き起こす心配がある。さらに、完全集中方式のDASの場合、AD変換器は極めて多数のチャンネルを処理していて既に余裕がなくなっているので、チャンネルの増加や処理速度のアップに対処し切れないという問題があるのである。

【0008】一方、後者の分散方式のDASは、多数のチャンネルを1個のAD変換器で集中処理することによる問題はなくなるが、やはり高価な20ビット精度のデルタシグマAD変換器をチャンネルの総数に等しい個数使うので、システム全体としては極めて高価なものになってしまふ。

【0009】この発明は、上記の事情に鑑み、高精度・高速の処理が行え、且つ実用性に富む安価な多チャンネル型検出器のデータ収集システムを提供することを課題とする。

#### 【0010】

【課題を解決するための手段】前記課題を解決するために、請求項1の発明に係る多チャンネル型検出器のデータ収集システムは、検出用のチャンネルが多数個配備されてなる多チャンネル型検出器の各チャンネル毎のアナログ信号をデジタル信号に変換してデータとして収集するよう構成されたデータ収集システムにおいて、近接する複数個のチャンネルで一つのチャンネルグループをなすようにして全チャンネルが複数個のグループに区分されることにより予め設定された各チャンネルグループ毎に、各チャンネルのアナログ信号を順次AD変換処理してゆくAD変換器と、AD変換されたデジタル信号を各チャンネル別に複数回加算処理する信号加算器とがそれぞれ設けられているとともに、各チャンネルグループによるAD変換処理及びデジタル信号の加算処理は同時並行的に進行するよう構成されている。

【0011】また、請求項2の発明は、請求項1に記載の多チャンネル型検出器のデータ収集システムにおいて、多チャンネル型検出器は一次元アレイ配列で配備されたチャンネルを有しており、各チャンネルグループには一次元アレイ配列のチャンネルから一次元配列ラインに沿って数字順に並んでいるN個のチャンネル1～Nが順番に割りつけられるとともに、各チャンネルグループについてのAD変換処理が、Nが奇数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2-0.5), チャンネル(N/2+0.5)の順序で実行され、Nが偶数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2), チャンネル(N/2+1)の順序で実行される構成となっている。

【0012】【作用】次に、この発明に係るデータ収集システムによってデータの収集を行う際の作用を説明す

る。請求項1に記載のデータ収集システムでは、多チャンネル型検出器の全チャンネルが近接する複数個のチャンネルで一つのチャンネルグループをなすようにして複数個のグループに区分されることにより予め設定された各チャンネルグループについて、AD変換器により各チャンネルのアナログ信号を順次デジタル信号へ変換するとともに、信号加算器によりAD変換されたデジタル信号を各チャンネル別に複数回加算してから収集すべきデータとしてそれぞれ後段へ出力する処理が、一斉に同時に並行的に進められてデータが収集されてゆく。

【0013】したがって、請求項1の発明のデータ収集システムの場合は、複数個のチャンネルに対しAD変換器を各1個設けて同時に並行的に処理を行うセミ分散方式であるので、AD変換器の数は予め設定される複数個のチャンネルグループの個数と同じ数で済む。また複数個のAD変換器によるAD変換処理の同時分担によりAD変換器1個当たりの処理負担が軽減されるのに加えて、信号加算器による各チャンネル別の加算処理により精度向上が見込めるので、各AD変換器は精度・処理速度が格別ではない低価格の変換器（例えばモノリシックAD変換器）でも十分に高精度・高速処理が行える。つまり、請求項1の発明のデータ収集システムによれば、チャンネル総数より遙かに少ない数の低価格のAD変換器でもって高精度・高速でデータを収集できるシステムを安価に構築できるのである。

【0014】また、請求項1の発明のデータ収集システムの場合、各チャンネルグループでは複数個のチャンネルが近接しており、チャンネルのアナログ信号を集めるために配線が長くなる事態は回避できるので、ノイズが乗り易い問題が解消されるとともに、AGCアンプの必要がないのでゲイン切換えに伴って生じるゲイン・リニヤリティの低下の問題も解消される。加えて、各AD変換器1個当たりの受持ちチャネルの数が少なく、処理負担が軽減されて処理能力の余裕があるので、チャンネル数の増加や処理速度のアップに十分に対応できる。

【0015】請求項2のデータ収集システムの場合、各チャンネルグループでは、一次元配列ラインに沿って数字順に並んでいるN個のチャンネル1～Nに対するAD変換処理が、Nが奇数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2-0.5), チャンネル(N/2+0.5)の順序で行われ、Nが偶数の場合は、チャンネル1, チャンネルN, チャンネル2, チャンネル(N-1), . . . . . , チャンネル(N/2), チャンネル(N/2+1)の順序で行われる。すなわち、各チャンネルグループでは時間の経過に従ってAD変換処理対象のチャンネルが一次元配列ラインの一端側と他端側との間を交互に行き来しながら端から内へ向かって順に変わってゆく。その結果、請求項2のデータ収集システムでは隣接するチャンネルの二つのデジ

タル信号の間に大きな時間のズレは生じない。

【0016】もし一次元配列ラインに沿って数字順に並んでいるN個のチャンネル1～Nに対するAD変換処理が、チャンネル1, チャンネル2, チャンネル3, …, ……, チャンネル(N-2), チャンネル(N-1)、チャンネルNという順序で行われた場合、隣り合うチャンネルグループにおいて互いに隣接する二つのチャンネルの両デジタル信号の間には、N個のチャンネル1～NのAD変換処理が一巡する期間(1回のAD変換処理サイクル期間)にはほぼ匹敵する大きな時間のズレが生じる。というのは、隣り合うチャンネルグループにおいて互いに隣接する二つのチャンネルのうち一方のAD変換処理は、各AD変換処理サイクルの最初に実行されるが、二つのチャンネルのうち他方のAD変換処理は、各AD変換処理サイクルの最後に実行されるので、両チャンネルのAD変換処理のタイミングにはほぼ1回のAD変換処理サイクル期間に相当する時間差がつくことになるからである。この両デジタル信号の間の大きな時間のズレは、例えばX線CT装置の場合には最終的な断層画像(CT画像)にアーティファクト(偽像)となって現れるという不都合を引き起す。

## 【0017】

【発明の実施の形態】続いて、この発明の一実施例を図面を参照しながら説明する。図1は実施例に係るデータ収集システムによりデータ収集を行う医療用X線CT装置の要部構成を示すブロック図、図2は実施例のデータ収集システムまわりの構成を示すブロック図である。

【0018】図1のX線CT装置は、被検体Mにファン状X線ビームFBを照射するX線管1と、多数のX線検出用のチャンネルCH1～CHMがファン状X線ビームFBの扇の拡がりに沿って一次元アレイ配列で配備された多チャンネル型X線検出器(適宜「X線検出器」と略記)2と、被検体Mを載置したまま被検体Mの体軸Zの方向へ往復移動すること等の動きが可能な天板3とを備え、X線CT撮影の際はX線管1及びX線検出器2が被検体Mを挟んで対向した状態で被検体Mの周りを回転するとともに、天板3と共に被検体Mが体軸Zの方向に直進移動するよう構成されている。

【0019】また、X線CT装置は、X線管1によるファン状X線ビームFBの照射に伴ってX線検出器2の各チャンネルCH1～CHMから出力されるアナログ(電流)信号をデジタル信号に変換した上でX線CT画像(X線コンピュータ断層画像)作成用の原データとして収集するデータ収集システム(DAS)4と、原データに対してチャンネル間の感度のバラツキを解消する感度補正などの前処理を行うデータ前処理部5と、データ前処理部5から送り込まれる前処理済データに基づき画像再構成を行ってX線CT画像を作成するコンピュータ(CPU)6を備えている他、最終的に得られるX線CT画像を表示する表示モニタ7や、装置の稼働に必要な

入力操作を行う操作卓8も備えている。

【0020】なお、図1のX線CT装置によるX線CT撮影の場合、X線管1及びX線検出器2は被検体Mを例えば1秒で1回転する速度で移動しながらファン状X線ビームを照射するとともに、X線検出器2でX線を検出することになる。一方、DAS4はX線管1及びX線検出器2が1回転する間に全チャンネルのデータを収集する処理を例えば1°刻みで繰り返し行っている。普通、1回のデータ収集処理は1ビューと称されてもいる。以下、X線検出器2及びDAS4の構成を中心に具体的に説明する。

【0021】X線検出器2には、図2で示すX線を光に変換するシンチレータ2aと、このシンチレータ2aに生じる変換光を電流に変換するフォトダイオード2bとを具備した例えば960個のX線検出用チャンネルCH1～CHMが配備されていて、各チャンネルCH1～CHMのフォトダイオード2bの出力電流がアナログ信号としてDAS4へ送り出される構成となっている。このX線検出器2の場合、一次元配列ラインに沿って連続して並んで近接状態にある64個のチャンネルで一つのチャンネルグループをなすようにして全チャンネルをグループに区分することによって15個のチャンネルグループGR1～GR15が予め設定されている。すなわち、実施例の場合、960個のチャンネルCH1～CHMは、チャンネルCH1～CH64, チャンネルCH65～CH128, …, …, チャンネルCH(M-63)～CHMと64個ずつで一つのグループをなすように予め区分されているのである。なお、チャンネルグループGR1～GR15の64個のチャンネルには、説明の便宜上、数字の若い方から順にch1～ch64の番号をそれぞれ重ねて割りふる。

【0022】一方、DAS4の方では、各チャンネルグループGR1～GR15毎に、各チャンネルch1～ch64のアナログ信号を順次デジタル信号に変換するAD変換処理を行うAD変換器4aと、AD変換されたデジタル信号を各チャンネルch1～ch64別に複数回加算処理を行うRAM内蔵型デジタル加算器(信号加算器)4bが、各チャンネルグループ当たり1組ずつ設けられているとともに、各チャンネルグループGR1～GR15でのAD変換処理及びデジタル加算処理が同時並行的に行進するよう構成されている。つまり、図2に示すように、各チャンネルグループGR1～GR15毎にAD変換処理及びデジタル加算処理を同時並行的に行う15個のDASユニットU1～U15がひとつずつ配設されているのである。

【0023】他方、DAS4の場合には、デジタル加算器4bによる各チャンネル別の加算結果は、信号収集タイミング制御用のインターフェイス回路4dに送られた後、インターフェイス回路4dからデータ前処理部5の方へ適時に送出されることにより、X線CT画像作成用

の原データが収集される構成となっている。なお、実施例のDAS4では1ビューのデータを収集するのに、デジタル加算器4bが1チャンネルについて64回のデジタル加算を行う構成となっている。

【0024】各DASユニットU1～U15においては、各チャンネルch1～ch64とAD変換器4aとの間にはそれぞれ電流・電圧変換器4cとアナログスイッチSW1～SW64が介設されており、フォトダイオード2bから出力されるアナログ電流は電流・電圧変換器4cで電圧に変換された上でアナログスイッチSW1～SW64を経由してAD変換器4aへ送り込まれる構成となっている。なお、アナログスイッチSW1～SW64は対応チャンネルのAD変換処理時のみ所定の短期間だけ閉じられる(ONとなる)ように開閉制御される。

【0025】さらに実施例のDAS4の場合、チャンネルch1～ch64に対するAD変換処理の順序は、チャンネル1, チャンネル64, チャンネル2, チャンネル63, …, チャンネル31, チャンネル34, チャンネル32, チャンネル33の順序で行われる。つまり、図3に示すように、各チャンネルグループでは時間の経過に従ってAD変換処理するチャンネルch1～ch64が一次元配列ラインの一端側と他端側との間を交互に行き来しながら端から内へ向かって順に変化する構成となっているのである。したがって、DASユニットU1～U15のアナログスイッチSW1～SW64も、SW1, SW64, SW2, SW63, …, SW31, SW34, SW32, SW33の順序で閉成(ON)されることになる。

【0026】すなわち、DAS4の場合、チャンネルch1～ch64に対するAD変換処理の順序は、図4のように、チャンネル1, チャンネル2, チャンネル3, チャンネル4, …, チャンネル61, チャンネル62, チャンネル63, チャンネル64というような単なる配列順で行われるのではないのである。なお、図3及び図4では○が各チャンネルch1～ch64のAD変換処理タイミングをそれぞれ示している。その結果、図3に示す順序でAD変換処理する場合、チャンネルグループ内では各チャンネルch1～ch64のデジタル信号の時間のズレはTをAD変換処理サイクル期間とするとT/32と僅かであり、チャンネルグループkのch64と隣接するチャンネルグループ(k+1)のチャネルch1のデジタル信号の時間のズレもT/64とやはり僅かである。

【0027】これに対して図4に示す順序でAD変換処理する場合、チャンネルグループ内では各チャンネルch1～ch64のデジタル信号の時間のズレはT/64と僅かであるが、チャンネルグループkのch64と隣のチャンネルグループ(k+1)のチャネルch1のデジタル信号の時間のズレは略AD変換処理サイクル期間

Tという非常に大きなズレとなり、これが特異点になって最終的なX線CT画像にアーティファクト(偽像)として現れる心配がある。しかし、実施例のDAS4の場合は隣接するチャンネルのデジタル信号の時間のズレはT/32以内と僅かであるので、時間のズレが最終的なX線CT画像にアーティファクト(偽像)となって現れる心配はない。

【0028】一方、各DASユニットU1～U15のデジタル加算器4bはAD変換器4aから送られてくるデジタル信号を各チャンネル別にそれぞれ64回加算する。図5に示すように、チャンネルch1～ch64の中の或る任意の1個のチャンネルkについてみると、デジタル信号Sk1～Sk64がAD変換処理の進行に伴ってAD変換処理サイクル期間T置きに順次得られるので、デジタル信号Sk1～Sk64を積算して収集対象の原データV<sub>k</sub>(=ΣSk<sub>n</sub>, 但し n=1～64)としてインターフェイス回路4dへ送り出す処理が繰り返されることになる。このデジタル信号の積算はデジタル信号Sk1～Sk64の平均化処理と言うこともできる。これらのこととは、チャンネルk以外のチャンネルについても全て同様である。

【0029】実施例のDAS4に用いられているAD変換器4aは、精度・処理速度の良好な電荷再配分方式の逐次比較型16ビット・モノリシックICタイプのAD変換器が用いられているが、逐次比較型に限らず積分型やフラッシュ型など他のAD変換器でもよい。一方、X線CT装置のDAS4の必要精度についてみた場合、110dBほどのS/N(信号対雑音比)が必要であるが、ここで用いられている16ビットAD変換器では90dBのS/Nしかなく精度不足となるはずのところ、以下に説明するように、DAS4の場合、デジタル加算器4bによる加算処理によってS/Nが向上しており、必要な高精度が確保できている。

【0030】すなわち、任意のチャンネルkについての原データV<sub>k</sub>は64個のデジタル信号Sk1～Sk64をデジタル加算器4bで積算して得られたものであり、64個のサンプルを平均化したものであり、サンプル数は2<sup>6</sup>倍となっている。一方、サンプリングの定理からはサンプル数が2倍でS/Nが3dB向上することが知られている。したがって、サンプル数は2<sup>6</sup>倍の時は3dB×6=18dBだけS/Nが向上するので、実施例のDAS4の場合はシステム全体としてのS/Nが[90dB+18dB]=108dBと必要とされる110dBほどのS/Nが確保されている。逆に言えば、DAS4の場合、必要な110dBほどのS/Nと16ビットAD変換器の90dBのS/Nの差の20dBが補えるよう、2^(110-90)/3=2<sup>6</sup>だけオーバーサンプリングさせるということでもある。

【0031】以上に述べたように、実施例のDAS4の場合はAD変換器4aが各チャンネルグループGR1～

GR15ひとつについて1個であるので、AD変換器4aの数はチャンネルグループの個数と同じ15個で済む。また15個のAD変換器4aによるAD変換処理の同時分担によりAD変換器1個当たりの処理負担が軽減されるのに加え、デジタル加算器4bによる各チャンネル毎の加算処理により精度向上が見込めるので、各AD変換器4aは精度・処理速度が格別なものではない低価格の変換器で高精度・高速でデータが収集できる。その結果、高精度・高速処理が行えるDAS4は、チャンネル総数960より遙かに少ない15個の低価格のAD変換器でもって安価に実現できるシステムであるということができる。

【0032】さらに、実施例のDAS4の場合、各チャンネルグループGR1～GR15では64個のチャンネルが近接しており、チャンネルのアナログ信号を集めるために配線が長くなるという事態は回避されるので、ノイズが乗り易い問題が解消されるのに加え、高精度化のためのAGCアンプがなくなるので、ゲイン切換えに伴って生じるゲイン・リニヤリティの低下の問題も解消される。さらに、AD変換器1個当たりの処理負担が軽減されて処理能力の余裕が出来ており、チャンネル数の増加や処理速度のアップに十分に対応できることから、实用性に富むシステムであるということができる。

【0033】統いて、以上に述べた構成を有するX線CT装置によりX線CT撮影を行う際のDAS4のデータ収集プロセスを、図面を参照しながら具体的に説明する。図6は実施例のDAS4によるデータ収集プロセスの進行状況を示すフローチャートである。

〔ステップS1〕被検体Mを天板3に載せて撮影位置へセットした後、操作卓8からの入力操作により撮影を開始する。

【0034】〔ステップS2〕X線管1とX線検出器2は被検体Mの周りを一体的に回転しながらX線管1がファン状X線ビームFBを照射する一方、X線検出器2がX線の検出を始めるとともに、各DASユニットU1～U15が一斉にデータ収集を始める。

【0035】〔ステップS3〕各DASユニットU1～U15では各AD変換器4aがチャンネルch1～ch64のアナログ信号を順次デジタル信号に変換するAD変換処理を実行する。

【0036】〔ステップS4〕各DASユニットU1～U15のデジタル加算器4bはAD変換器4aから次々送り込まれるデジタル信号をチャンネルch1～ch64別に加算する処理を実行する。

【0037】〔ステップS5〕各デジタル加算器4bによる加算回数が64回に達するまではステップS3へ戻る。各デジタル加算器4bによる加算回数が64回に達すると、加算結果をX線CT画像作成用の原データとしてインターフェース回路4dへ送り1ビュー分のデータ収集が終わり、次のステップS6に進む。

【0038】〔ステップS6〕全ビューのデータ収集が終了すれば、次のステップS7に進み、もしデータ収集が未了であればステップS3へ戻り、次ビューのデータ収集を行う。

【0039】〔ステップS7〕被検体Mを天板3から降ろす。これでデータ収集作業は終了となる。なおX線CT撮影としては、DAS4の後段のコンピュータ6が引き続き画像再構成処理およびX線CT画像を作成する処理を行い、また必要に応じて得られたX線CT画像が表示モニタ7の画面に映し出される等して、完了することになる。

【0040】この発明は、上記実施の形態に限られることはなく、下記のように変形実施することができる。

(1) 実施例の場合、各チャンネルグループGL1～GL15のチャンネル数が全て同一の偶数値であったが、各チャンネルグループGL1～GL15のチャンネル数は全て同一である必要はないし、さらに偶数値と奇数値が混在しているチャンネル数であってもよい。

【0041】(2) 実施例において、AD変換処理の順序がチャンネル1、チャンネル2、チャンネル3、チャンネル4、……、チャンネル61、チャンネル62、チャンネル63、チャンネル64の配列順である他は、全く同様の構成のDASが、変形例として挙げられる。隣接する二つのチャンネルの両デジタル信号の時間のズレが問題とならない場合、変形例のDASで十分にデータを収集することができる。

【0042】(3) 実施例のDASでは、デジタル加算器による加算回数が64回であったが、デジタル加算器による加算回数は64回に限らず、AD変換器の精度とDASとして必要となる精度に応じて適当な加算回数が選定される。

【0043】(4) またDASのチャンネルグループの数や、各チャンネルグループにおけるチャンネル数も実施例に示された数値に何ら限定されない。

【0044】(5) 実施例のDASが適用されているX線検出器は、シンチレータとフォトダイオードを用いた固体式検出器であったが、実施例のDASを適用するX線検出器は電離箱を用いたガス式検出器であってよい。

【0045】(6) 実施例のDASは、医療用のX線CT装置に用いられていたが、この発明のDASは医療用のX線CT装置に限らず、例えば工業用X線CT装置のX線検出器のデータを収集したり、X線CT装置以外の例えば生体電流源測定装置の多チャンネル型SQIDセンサの磁気データを収集したりするのに用いることができる。

#### 【0046】

【発明の効果】以上に詳述したように、請求項1の発明の多チャンネル型検出器のデータ収集システムによれば、複数個のチャンネルに対しAD変換器を各1個設け

て同時並行的に処理を行うセミ分散方式のシステムであって、AD変換器の数は予め設定される複数個のチャンネルグループの個数と同じ数で済む。また複数個のAD変換器によるAD変換処理の同時分担でAD変換器1個当たりの処理負担を軽減することができる。さらに、信号加算器による各チャネル別々の加算処理により精度向上が見込ることにより、各AD変換器は精度・処理速度が格別なものではない低価格の変換器でもって高精度・高速でデータを収集することができる。

【0047】さらに、請求項1の発明の多チャネル型検出器のデータ収集システムによれば、各チャネルグループでは複数個のチャネルが近接していてチャネルのアナログ信号を集めるために配線が長くなるという事態は回避されるので、ノイズが乗り易い問題が解消される。また、高精度化のためにAGCアンプを設ける必要もないので、ゲイン切換えに伴って生じるゲイン・リニヤリティの低下の問題も解消される。さらに、AD変換器1個当たりの処理負担が少なくて処理能力に余裕があるので、チャネル数の増加や処理速度のアップに十分に対応できるようになり、実用性に富むシステムとなる。

【0048】また、請求項2の発明の多チャネル型検出器のデータ収集システムによれば、各チャネルグループでは時間の経過に従ってAD変換処理対象のチャネルが一次元配列ラインの一端側と他端側との間を交互に行き来しながら端から内へ向かって順に変わってゆくので、隣接する二つのチャネルの両デジタル信号の間に大きな時間のズレが生じるようなことはなくなる。

10  
20

## 【図面の簡単な説明】

【図1】実施例のDASを用いたX線CT装置の要部構成を示すブロック図である。

【図2】実施例のDASまわりの構成を示すブロック図である。

【図3】実施例のDASのチャネルグループの各チャネルのAD変換処理タイミングを示す模式図である。

【図4】参考例のDASのチャネルグループの各チャネルに対するAD変換処理タイミングを示す模式図である。

【図5】実施例のDASのチャネルグループの任意のチャネルの1ビュー当たりのデジタル信号の発生状況を示すグラフである。

【図6】実施例のDASによるデータ収集プロセスの進行状況を示すフローチャートである。

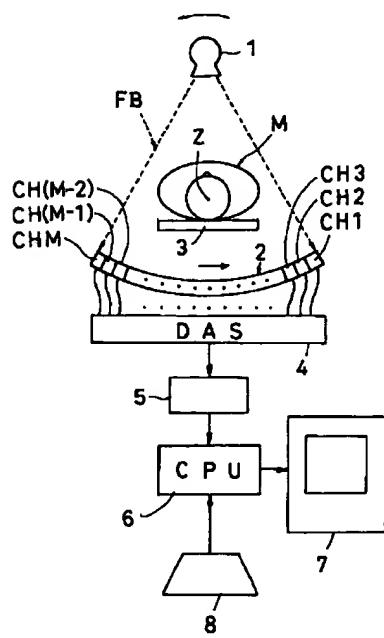
【図7】従来の完全集中方式のDASの要部構成を示すブロック図である。

【図8】従来の完全分散方式のDASの要部構成を示すブロック図である。

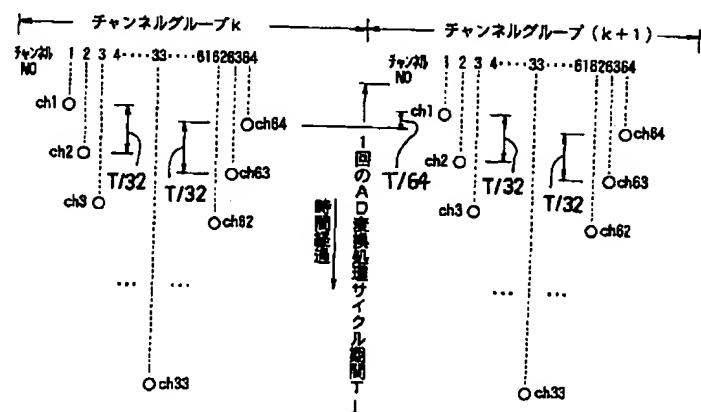
## 【符号の説明】

2	…多チャネル型X線検出器
4	…データ収集システム
4 a	…AD変換器
4 b	…デジタル加算器
GR 1～GR 15	…チャネルグループ
CH 1～CH M	…チャネル
Ch 1～Ch 64	…チャネル

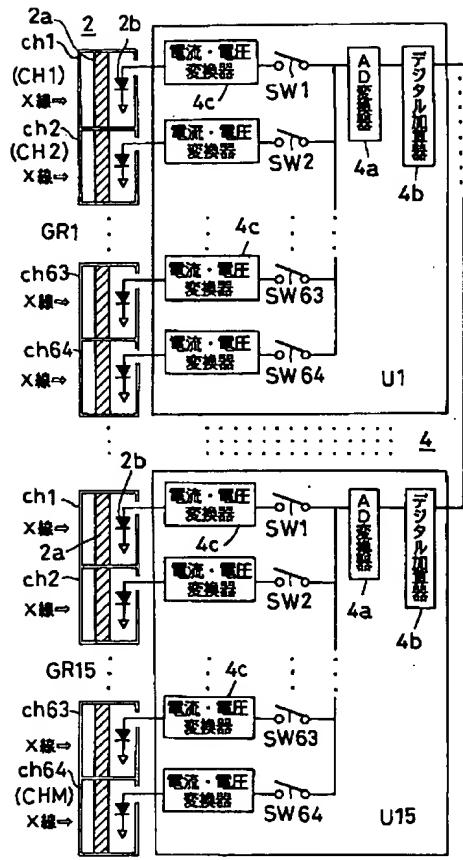
【図1】



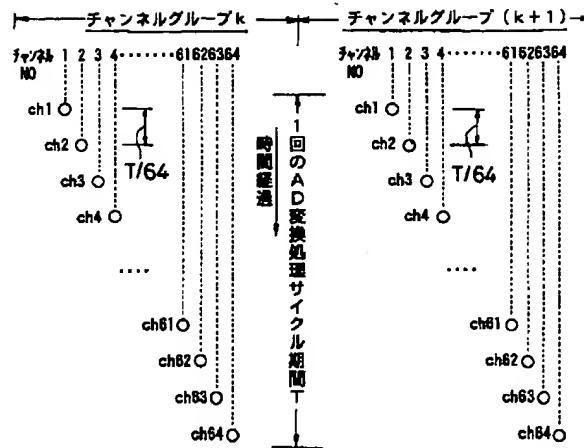
【図3】



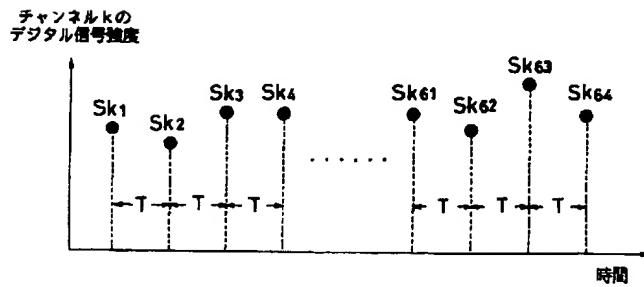
【図2】



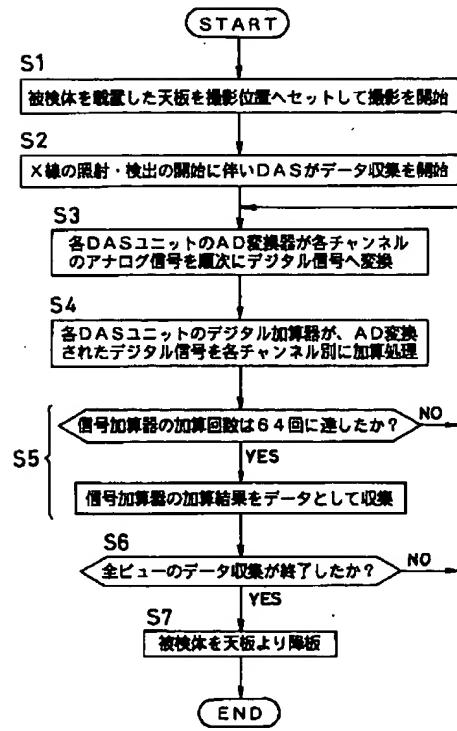
【図4】



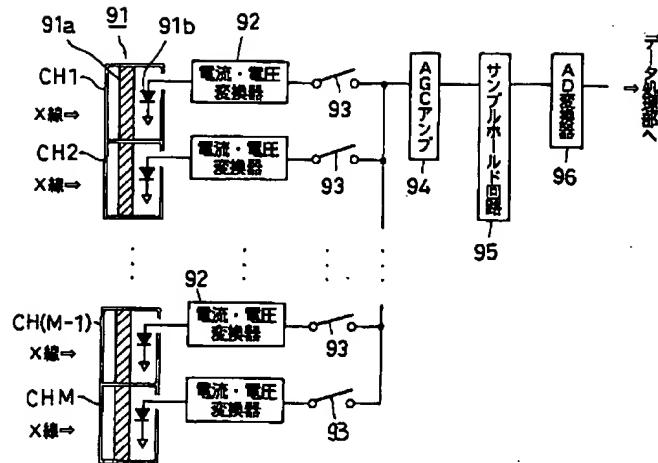
【図5】



【図6】



【図7】



【図8】

